

Sistemas Digitales (66.17)

Práctica 5 – FFT

1. Implementar las dos “butterflies” correspondientes a la arquitectura presentada en el paper “A New Approach to Pipeline FFT Processor”
2. Implementar las memorias fifo de la FFT.
3. Implementar la FFT de la figura 5 del paper, utilizando los multiplicadores de la biblioteca IEEE.
4. Implementar la FFT utilizando registros intermedios.
5. Implementar la FFT reemplazando los multiplicadores de la biblioteca por multiplicadores de cordic (arquitectura ‘unrolled cordic’).
6. Implementar la FFT utilizando cordic pipeline.
7. Implementar la FFT explotando el paralelismo utilizando aritmética seriada.