

SISTEMAS DIGITALES

66.17 / 86.41

1er. cuatrimestre de 2022

Sistemas Digitales (66.17)



- **Docentes**

- Ing. Nicolás Álvarez (*nalvare@fi.uba.ar*)
 (*nalvare@gmail.com*)
- Ing. Pedro Martos (*pimartos@gmail.com*)
- Ing. Octavio Alpago (*oalpago@fi.uba.ar*)
 (*oalpago@gmail.com.ar*)

- **Objetivo**

Diseñar arquitecturas de procesamiento digital, utilizando como herramienta los lenguajes descriptores de hardware. Estas arquitecturas incluyen a los sistemas digitales base tales como sumadores, multiplicadores, divisores, a los utilizados para el cálculo de funciones trascendentes y a los bloques para procesamiento de señales.

- **Modalidad**

- Clases teórico-prácticas
- Clases prácticas
- Trabajos prácticos obligatorios para regularizar la materia
- Un trabajo práctico final
 - a) Trabajo presentado por la cátedra o
 - b) Trabajo propuesto por el alumno

- **Software a utilizar en el curso**

- **ModelSim** (simulación)

www.mentor.com (ModelSim PE Student Edition)

- **GHDL + GTKWave** (simulación)

<http://ghdl.free.fr/> + <http://gtkwave.sourceforge.net/>

- **ISE / Vivado** (síntesis y análisis)

www.xilinx.com (ISE / Vivado WebPACK)

- **Adept** (configuración)

www.digilentinc.com

- **Recursos**

- Campus virtual (<https://campus.fi.uba.ar/course/view.php?id=455>)

• Bibliografía

- "Computer Architecture A Quantitative Approach", Hennessy & Patterson
- "VHDL: Hardware description and design", Roger Lipsett, Carl Schaffer & Cary Ussery
- "VHDL: Analysis and Modeling of Digital Systems", Zainalabedin Navabi
- "FPGA Prototyping by VHDL Examples: Xilinx Spartan-3 Version", Pong P. Chu